

## シーケンス制御 2



## シーケンス制御 2

### 3章 リレーシーケンス制御

#### 3-1 基本論理回路

##### (a) ON回路

ON回路は、次のような動作をする回路である。

- ① 入力がオン (H) の状態で出力がオン (H) になる。
- ② 入力がオフ (L) の状態で出力がオフ (L) になる。

##### (b) AND回路

複数の入力条件のすべてがオン (H) になったときに出力がオン (H) になる回路であり、論理積とも呼ばれる。

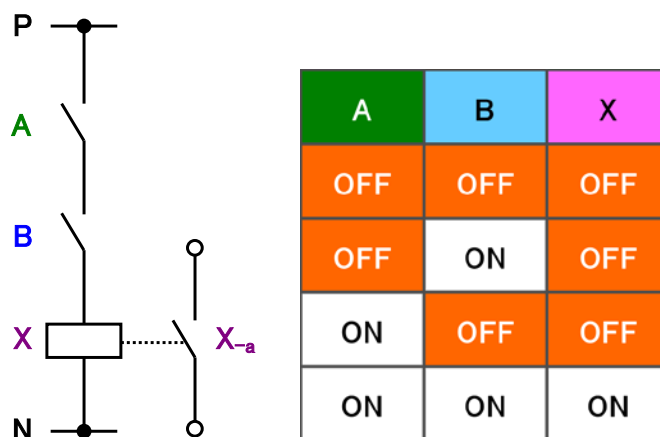


図1 AND回路

##### (c) OR回路

複数の入力のうち、少なくとも一つの入力がオン (H) になったときに出力がオン (H) になる回路であり、論理和とも呼ばれる。

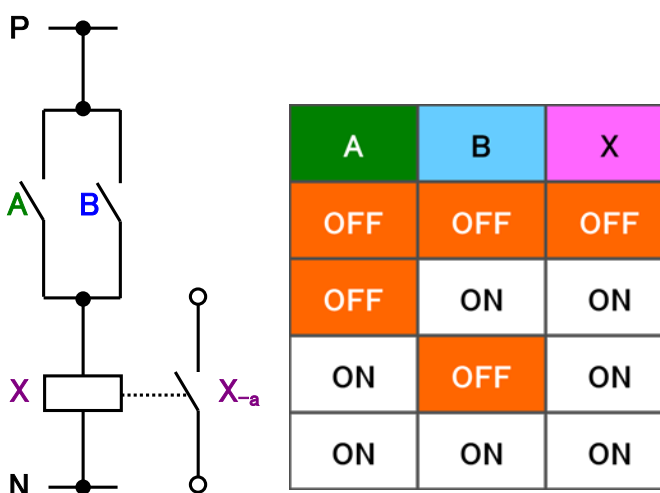


図2 OR回路

##### (d) NOT回路

入力がオフ (L) の状態で出力がオン (H)、入力がオン (H) になると出力がオフ (L) になるような回路であり、否定とも呼ばれる。

### (e) NAND 回路

AND 回路の出力を否定 (NOT) した論理を出力する回路で、AND 回路と NOT 回路を組み合わせる構成することができる。NAND (ナンド) は、NOT + AND という意味である。NAND 回路は AND 回路と NOT 回路の組合せ、または負論理の OR 回路と NOT 回路の組合せによっても実現することができる。

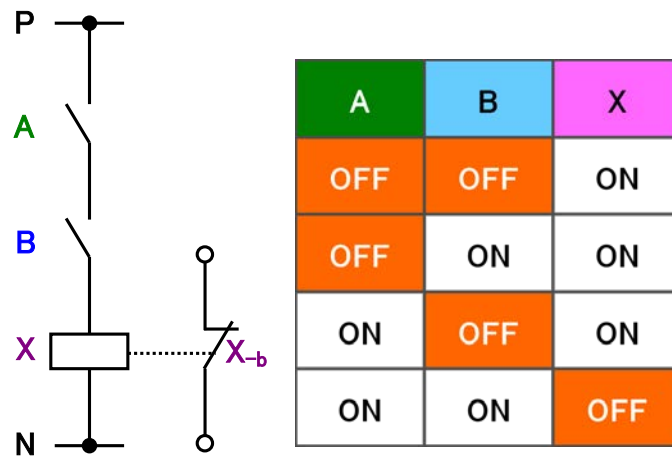


図 3 NAND 回路

### (f) NOR 回路

OR 回路を否定 (NOT) した論理を出力する論理で、OR 回路と NOT 回路を組み合わせる構成することができる。NOR (ノア) とは、NOT + OR の意味である。NOR 回路は、OR 回路と NOT 回路の組合せ、または負論理の AND 回路と NOT 回路の組合せによっても実現することができる。

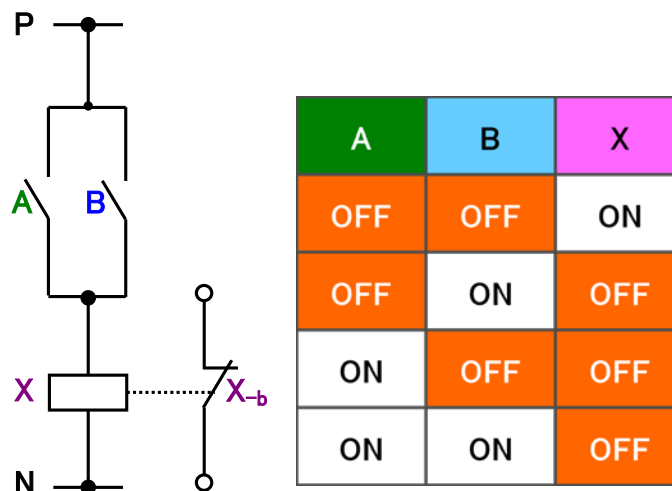


図 4 NOR 回路

## 3-2 制御の方式

### (a) 条件回路

基本論理回路を複数用いて入力信号または論理の組合せを行い、制御に適した出力信号を得る回路を組合せ論理回路という。組合せ論理回路は基本論理回路を組み合わせることで、ある一定の入力条件が成立したときに信号を出力し、適切な制御動作を行わせることができる。組合せ論理回路は条件回路とも呼ばれる。

### (b) 順序制御

組合せ論理回路（条件回路）は、入力信号があらかじめ構成された入力条件と一致したときに信号を出力する回路である。この回路にさらに記憶機能を含んだ論理回路を組み合わせると、順序制御をすることができる。

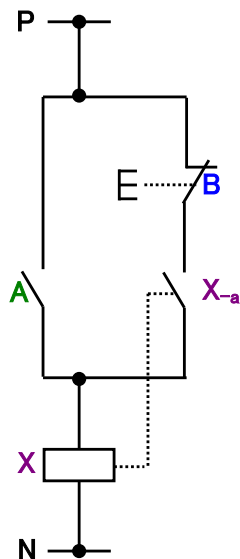


図5 記憶回路

(c) 自己保持回路

自己保持回路は、リレーに与えられた入力信号を、自らの接点によって動作回路を作ることによって出力状態を維持し続ける回路のことをいう。

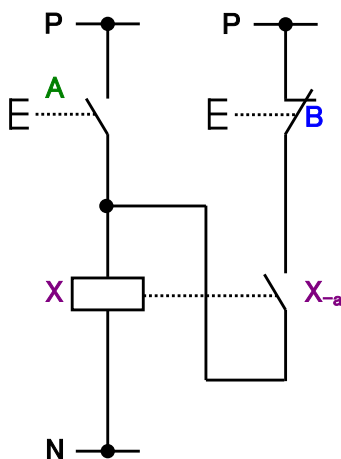


図6 自己保持回路

(d) 先行優先回路

いずれかのリレーが動作しているときに、後から別な信号が入力されてもこれを無視する回路を先行優先回路という。電動機の正転・逆転制御を行う場合、誤って正転運転中に逆転の指令が、または逆転運転中に正転の指令が電動機に与えられると不都合が生じてしまう。このため、先行優先回路を構成して正転運転中は逆転操作の入力を無視し、逆転運転中は正転操作の入力を無視するようにして、運転中の電動機制御に不都合が生じないようにする。

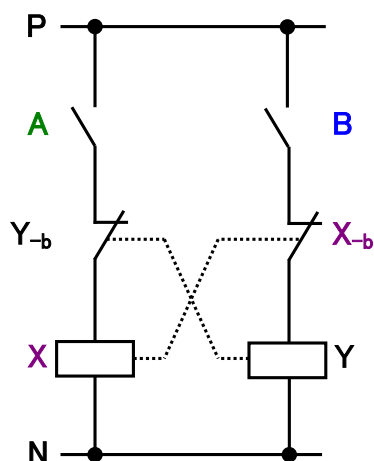


図7 先行優先回路

(e) 限時回路

限時回路には、限時動作瞬時復帰形（オンディレイタイマ）、瞬時動作限時復帰形（オフディレイタイマ）、限時動作限時復帰形（オン・オフディレイタイマ）の3種類がある。これらの限時回路の応用例としては、流量や圧力のように変動しやすい物理量の検出スイッチや、一時的な外乱による誤動作防止回路などのほか、三相誘導電動機のY-Δ切換始動制御回路に用いられる。

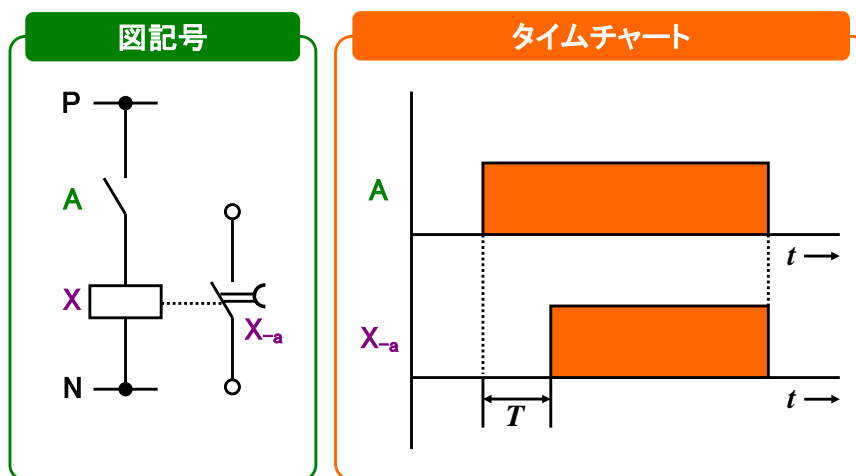


図8 時限動作瞬時復帰型時限回路

(f) フリッカ回路

フリッカ回路は、一定間隔で接点のオン・オフを繰り返す回路であり、限時回路を組み合わせることで実現できる。

(g) インタロック回路

インタロック回路は、同時に複数の操作命令が出たときに不具合が起こる場合や、順序制御を行う場合に、誤った順番の操作命令が出たときの不具合を防止する回路である。

例えば、電動機の正転・逆転操作をするシーケンス制御回路において、正転と逆転の操作命令が同時に出た場合は、電動機がどちらに回転してよいかわからなくなるほか、電源を短絡するおそれがある。また、受電設備などで断路器を開放する場合、遮断器が切れていない状態で断路器を開放すると断路器でアークが生じて地絡・短絡事故を起こす場合がある。このような誤った操

作を防止する回路がインタロック回路である。

インタロック回路は、機器の操作、運転の許可・禁止を行う制約条件が必要な場合に使われる回路で、ある動作または状態が完了しないと、次の動作や状態に移行できない回路である。

## 4章 無接点シーケンス制御

### 4-1 無接点シーケンス

接点を使わずに半導体スイッチング素子を組み合わせることで回路の開閉を行うことでシーケンス制御する方式を、無接点シーケンス制御という。無接点シーケンス制御では、電圧の高低二つのレベルを有接点シーケンス制御のオンまたはオフに相当させている。

電圧が高いことをHレベル（単にHでもよい）またはハイレベルといい、電圧が低いことをLレベル（単にLでもよい）またはローレベルという。

無接点シーケンス制御では、半導体スイッチング素子を用いているため、電磁リレーのような機械的接点がなく、素子のオンまたはオフを制御素子に与える電流または電圧を制御することによって行うことができる。このため、半導体スイッチング素子を用いたシーケンス制御のことを無接点シーケンスと呼ぶ。無接点シーケンスは有接点シーケンスに比べて、「機械的駆動部がないため信頼性が高い」、「振動に強い」、「回路が小型化できる」、「応答速度が速い」、「低消費電力化ができる」などの特徴がある。

### 4-2 基本論理回路

#### (a) AND 回路

AND回路は、複数の条件が同時に成立しているときに出力がHレベルになる回路である。

#### (b) OR 回路

OR回路は、複数の入力のうち、いずれか一つの条件が成立したときに出力がHになる回路である。

#### (c) NOT 回路

NOT回路は、入力がLの状態では出力がH、入力がHになると出力がLになるような回路である。

#### (d) NAND 回路

NAND回路は、AND回路を否定（NOT）した論理を出力する回路であり、リレーシーケンス制御と同様にAND回路とNOT回路を組み合わせることで構成できる。NAND回路は、すべての入力がHレベルになったときにLレベルを出力する回路である。言い換えれば、少なくとも一つの入力がLレベルになったときにHレベルを出力する回路である。

#### (e) NOR 回路

NOR回路は、OR回路を否定（NOT）した論理を出力する回路で、リレーシーケンス制御と同様にOR回路とNOT回路を組み合わせることで構成することができる。NOR回路は、すべての入力がLレベルになったときにHレベルを出力する回路である。言い換えれば、少なくとも一つの入力がHレベルになったときにLレベルを出力する回路である。

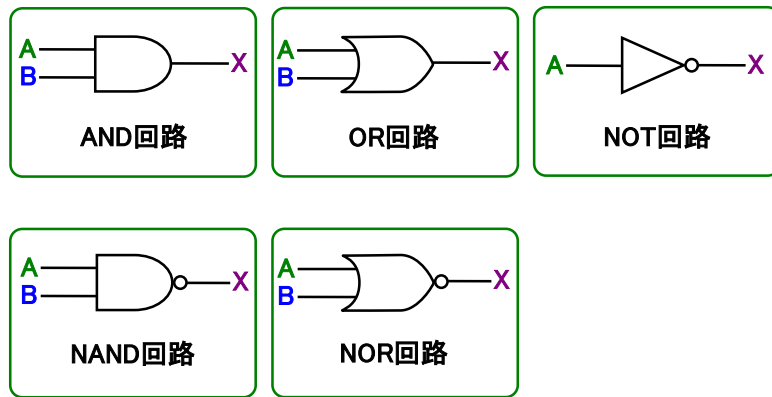


図9 論理回路の図記号

### 4-3 論理の表記方法

#### (a) 正論理と負論理

シーケンス制御は、スイッチの「オフ」または「オン」の二つの状態を使って制御を行う。これを論理演算の「真」、「偽」に対応させる。すなわち、「オン」を「真」に「オフ」を「偽」に対応させる。

無接点シーケンス回路において、「真」を電気信号のHレベルに割り当て、「偽」をLレベルに割り当てる論理の考え方を正論理という。これとは逆に、「真」を電気信号のLレベルに割り当て、「偽」をHレベルに割り当てる考え方を負論理という。図記号では負論理を表すために「○」を付ける。この「○」をインバートバブルという。正論理で表された論理と負論理で表された論理は、AND と OR を入れ替えた論理にある。この関係はブール代数で表すことができ、以下のようになる。

#### ① 負論理の論理積

$$A \cdot B = A + B$$

#### ② 負論理の論理和

$$A + B = A \cdot B$$

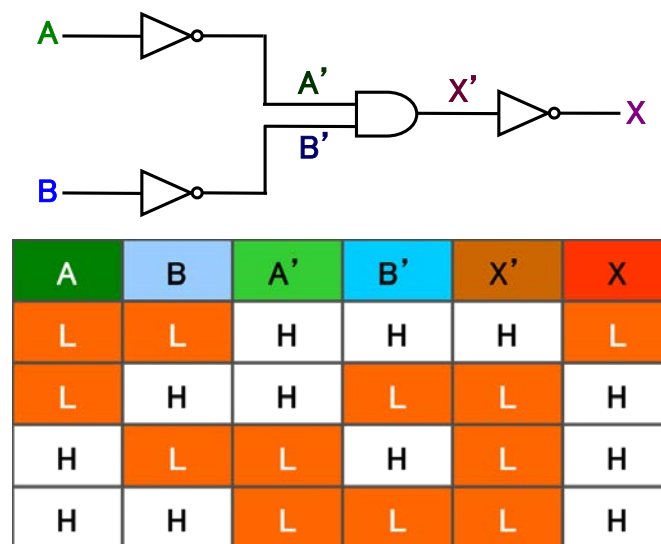
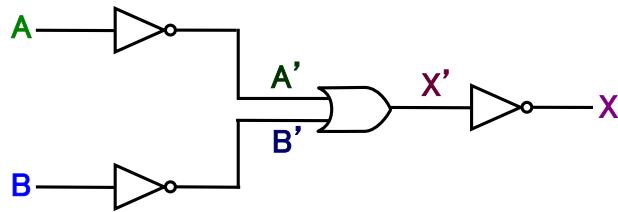


図10 負論理のAND回路





A	B	A'	B'	X'	X
L	L	H	H	H	L
L	H	H	L	H	L
H	L	L	H	H	L
H	H	L	L	L	H

図 11 負論理の OR 回路

#### 4-4 ブール代数

シーケンス制御で用いられる論理演算を数式で表したものとして、ブール代数がある。この代数は、論理演算の「真」または「オン」を「1」に、「偽」または「オフ」を「0」に対応させて考えるものである。論理変数として、A、B、C の三つの変数を用いたブール代数の基本定理を次に示す。論理変数が取ることのできる値は、1 または 0 の二つである。

##### (a) 論理和

- ①  $A + A = \overline{1}$
- ②  $A + 1 = 1$
- ③  $A + 0 = A$
- ④  $A + A = A$

##### (b) 論理積

- ①  $A \cdot A = 0$
- ②  $A \cdot 1 = A$
- ③  $A \cdot 0 = 0$
- ④  $A \cdot A = A$

##### (c) 交換法則

- ①  $A + B = B + A$
- ②  $A \cdot B = B \cdot A$

##### (d) 結合法則

- ①  $A + B + C = (A + B) + C = A + (B + C)$
- ②  $A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$

##### (e) 二重否定

- ①  $\overline{\overline{A}} = A$

##### (f) ド・モルガンの法則

- ①  $\overline{A \cdot B} = \overline{A} + \overline{B}$
- ②  $\overline{A + B} = \overline{A} \cdot \overline{B}$

#### 4-5 制御の方式

### (a) フリップフロップ

フリップフロップの基本的な回路として、リセット・セット (Reset-Set) フリップフロップがあげられる。ここでは以後、リセット・セットフリップフロップをRS-FF と称することとする。

RS-FF は、セットまたはリセットの状態を出力信号として保持することができるラッチ回路である。すなわち、RS-FF では、いったんセットが入力されると、次にリセットが入力されるまでセット状態を保持し続ける。逆に、いったんリセットが入力されると、次にセットが入力されるまでリセット状態を保持し続ける。入力信号がLになったときにリセットまたはセットされるフリップフロップの場合、入力信号がLになったときフリップフロップを動作することから、RとSの信号に負論理を表すバーを付けてRS-FF (RS フリップフロップ) と表すことにする。

さて、フリップフロップの動作を真理値表で表した場合、入力と出力の静的な関係はわかるが、時間的に入力信号が変化したときの入力と出力との関係がわかりにくい。このためRS-FFの時間的な入出力の変化をわかりやすくするために、タイムチャートと呼ばれる図を用いる。このタイムチャートは、横軸に時間を、縦軸に論理値 (入出力値) をとって表したものである。

RS-FFの応用例として、スイッチのチャタリング除去回路がある。スイッチ回路のオン・オフ操作を行うと、スイッチ内部では機械的な擦り合わせが行われるため、出力波形が安定するまでの数ms~数十msの間、出力がバタツキ断続する現象がみられる。この現象をチャタリングといい、デジタル回路を扱ううえでは好ましくない。このため何らかの方法で除去しなければならないが、フリップフロップを用いることで除去することができる。

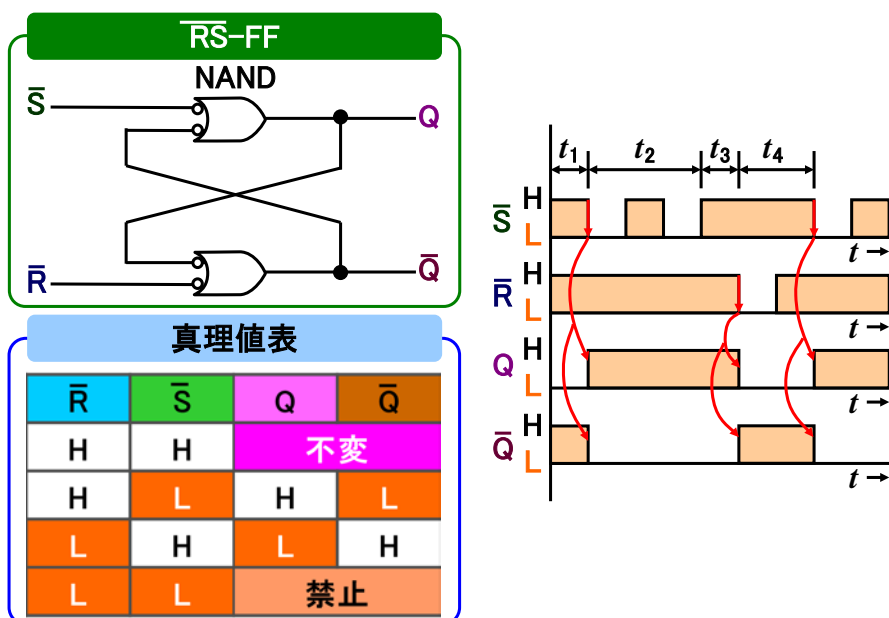


図12 RS-FF

### (b) マルチバイブレータ

マルチバイブレータは、論理レベルの二つの出力状態であるLまたはHの状態を一定時間出力する回路で、無安定マルチバイブレータ、単安定マルチバイブレータ、双安定マルチバイブレータがある。

無安定マルチバイブレータは回路の定数を変えることによって自動的に一定周期のパルスを生ずる。無安定マルチバイブレータは、自走マルチバイブレータとも呼ばれる。

単安定マルチバイブレータはパルスを一定時間遅らせたり、ある回路を一定時間働かせたりするために用いられる。単安定マルチバイブレータにパルスを与えると、一定時間信号を出力した後、安定状態に戻る。この入力パルスをトリガパルスという。

双安定マルチバイブレータの回路は二つの安定状態を持ち、トリガパルスが入力されると次の安定状態に移行する。出力の安定状態は次のトリガパルスが入力されるまで保持される。このため双安定マルチバイブレータと呼ばれる。双安定マルチバイブレータは、トリガパルスが入力されるまで二つの状態のどちらかを保持し続けることから記憶回路として用いられる。

### (c) 優先回路

RS-FF は、R と S に同時に H を入力することが禁止されている。R と S を同時に H にすると、その出力がフリップフロップとして機能しなくなる。このため、回路を工夫して入力が同時に H になった場合、そのどちらか一方を優先して機能させるフリップフロップ回路を構成する。例えば、セットとリセットが同時に入力された場合、セットが優先される回路をセット優先フリップフロップという。

シーケンス制御回路で電動機の回転方向を制御する場合、何らかの原因で正転と逆転の指令が同時にきたとき、この指令を無視させる必要がある。また、受電中の電気設備では遮断器よりも先に断路器を切ってしまうと事故が発生する場合がある。このため、遮断器が「入」のときに断路器が切れないようにする必要がある。このように、一方の動作が有効のときにはほかの動作ができないようにする回路をインタロック回路または相手動作禁止回路、先行動作優先回路などと呼び、リセットまたはセット優先フリップフロップの考え方を応用することで構成できる。

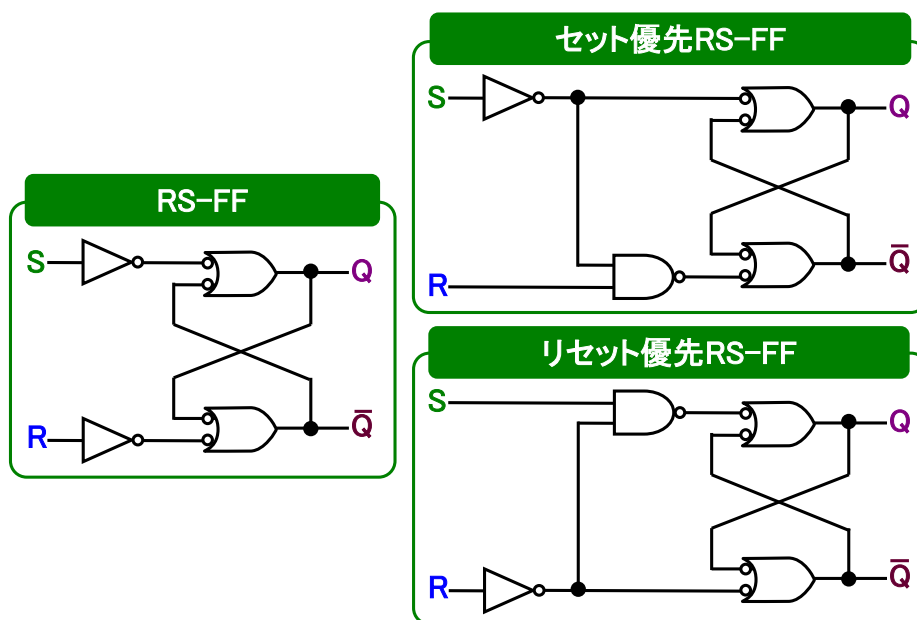


図 13 優先回路

## 5章 シーケンサ

### 5-1 シーケンサとは

シーケンサは、1960年代から1970年代のはじめのころ、生産現場に設置可能で、現場の技術者が簡単にプログラミングできる制御装置（コントローラ）として製作されたものである。初期のものは、簡単なロジック演算機能やタイマ機能、カウンタ機能などを持っただけのシーケンス

制御専用のものであったが、現在では主要部品である半導体技術の進歩により、ネットワーク機能など機能の拡充が図られ、各種産業分野での自動化の中核となる装置に位置づけられるものになっている。シーケンサは、正式にはプログラマブルコントローラ（PC）と呼ばれる。かつてはシーケンスコントローラ、PLC（Programmable Logic Controller）などと呼ばれていたが、現在は、PCと呼ぶことが多い。

ここで、シーケンサの定義は、「入出力部を介して各種装置を制御するものであり、プログラマブルな命令を記憶するためのメモリを内蔵した電子装置」である。したがって、シーケンサは、負荷機器を制御するために電磁接触器や電磁リレーなどを用い、配線をして制御システムを作る代わりに、内蔵した電子装置を用いプログラムを記憶させて制御システムを作るものである。このため、一般のコンピュータと同じように、記憶させたプログラムを変更することで、制御内容の変更も可能であるというように、非常に便利な制御装置である。

## 5-2 シーケンサとリレー制御の違い

シーケンサは歴史的には有接点リレー制御、無接点リレー制御から発展したものである。有接点リレー制御は、制御内容を変えたいときには、配線を変更したり、電磁リレーやタイマなどの制御器具を変更、追加して制御回路を変更したりする必要があった。また、制御器具が多くなって必然的に制御盤そのものが大きくなった。無接点リレー制御は、トランジスタやICなどの半導体を使用して機械的な接点部分をなくすことにより、接点の接触信頼性を向上させたものである。しかしながら、ノイズや高温に弱いという半導体の欠点があり、有接点リレー制御と同様に、制御内容の変更に対しては配線変更などにより対応する必要があった。

シーケンサは有接点リレーや無接点リレーに比べて、制御内容をプログラムの変更により容易に変えられ、制御の規模や範囲を容易に拡大したり、縮小したりでき、機械的接点を用いていないので、接触信頼性が高く、故障部品はユニットで交換できるなどにより、メンテナンス性がよいなどの特徴がある。また、シーケンサはリレー機能のほか、タイマ機能、カウンタ機能などを有しているため、それらの制御器具を選定する必要がない。したがって、制御回路設計も容易になるという利点もある。

	リレー制御	PC制御(シーケンサ)
経済性	複雑な制御ほど高価	複雑な制御だと安価
機能	リレーの数で、複雑な制御に対応	複雑な制御でもプログラムで対応
制御の柔軟性	変更・追加は大変	プログラムの変更は簡単
汎用性	他の用途への適用は困難	プログラム変更で他の用途にも適用可能
信頼性	機械式接点は寿命制限あり	半導体で高信頼度
大きさ	大きい	小形
制作期間	長い	短い
保守	機械接点部の交換必要	ユニット交換で対応

図 14 シーケンサとリレー制御の比較

### 5-3 シーケンサの構成

シーケンサの基本構成はコンピュータと類似しており、プログラムやデータを記憶しているメモリ部、制御内容を実行する CPU 部、外部機器とデータのやりとりを行う入出力部、電源を供給する電源部によって構成されている。このほか、ソフト開発支援機器などとの通信部もある。

#### (a) メモリ部

メモリは、半導体のメモリが使われ、RAM (Random Access Memory) : 書込み・読出し可能メモリ) と ROM (Read Only Memory : 読出し専用メモリ) とがある。停電すると格納している情報が消える RAM (一般に電池でバックアップ) はプログラム開発中に使用する。一方、停電によっても情報が消えない不揮発性の ROM のうち、消去・再書込み可能な EE-PROM を最終的な制御プログラム格納用として使用している。

#### (b) CPU 部

シーケンサの制御内容を実行する部分で、汎用のマイクロプロセッサ、シーケンサ専用の IC などを使用している。

#### (c) 入出力部

入力部は、制御対象の状態検出信号や、操作と設定の信号などを発生する役目を持っている。出力部は、プログラムによる制御結果を出力機器に伝える役目を持っている。

#### (d) 電源部

シーケンサの各部に電源を供給する部分である。自己診断機能を有するシーケンサにおいては、電圧低下時などには、CPU に「電圧低下」していることを伝達する役目も有する。

#### (e) 通信部

シーケンサとほかの機器の間で大量、かつ高速にデータのやりとりを行う部分である。

このようにシーケンサの構成を見ると、マイクロコンピュータとほとんど同じといえる。マイクロコンピュータは強電回路から出る電磁ノイズや高温に対し弱く、シーケンス制御の制御対象であるモータや電磁弁を用いる環境では誤動作などを発生させてしまう。そのためシーケンサは、それらの対策を行って、シーケンス制御を適用している生産現場での高温、多湿、塵埃、電磁ノイズなどの悪環境下でも使用できる構成にしている。また、使用する言語についても、マイクロコンピュータの場合、高級で複雑な言語であるが、シーケンサでは理解の容易なシーケンサ言語を用いている。これらのことがマイクロコンピュータと異なる点である。

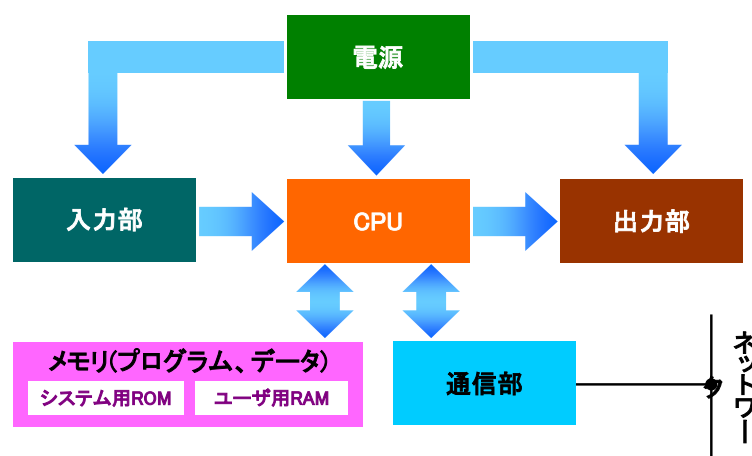


図 15 シーケンサの構成

#### 5-4 シーケンサの種類

シーケンサには各種の分類が可能であるが、構造・形態上の分類が一般的に行われており、小形で小規模なシステム向けの一体形シーケンサと、各ユニットを組み合わせで大形のシステムに適用できるビルディングブロック形シーケンサに分けられる。一体形シーケンサは、普通入出力点数 128 点くらいの小形機種に多く、それ以上の場合はビルディングブロック形が多い。

##### (a) 一体形シーケンサ

一体形シーケンサとは、一つのケースに電源部、CPU 部、メモリ部、入出力接点部が収納されたもので、一般的に「シーケンサ」というと、この一体形シーケンサを指すことが多い。一体形シーケンサは、高度な処理機能や特殊なネットワーク機能などを必要としない場合に用いられる。

##### (b) ビルディングブロック形シーケンサ

ビルディングブロック形シーケンサは、電源ユニット、CPU ユニット、入力ユニット、出力ユニット、ほかのユニットなどを組み合わせて、取付けベースに設置して使用するもので、大規模なシステム向けのシーケンサである。このシーケンサは、幅広い用途や高度な処理、ネットワーク機能などが必要な場合に用いられるものである。

#### 5-5 プログラミングツール

プログラムの作成やドキュメント作成などが容易に行えるように、プログラミングツールが各種用意されている。

##### (a) 携帯形プログラマ

命令を一つ一つ入力していくリストプログラミング方式でプログラムを作成するもので、小形である。

##### (b) パソコン形プログラマ

シンボルキーによりグラフィック画面上にラダー図を描き、プログラムを作成するもので、パソコンにサポートソフトをインストールして利用できる。ここで、「ラダー図」とは、左右の縦線（母線）に対し、接点とコイルがつながる横線を組み合わせた「はしご」のような回路図のことをいい、従来の有接点リレーによる制御を表すのに用いるものである。

#### 5-6 シーケンサの選定条件

##### (a) シーケンサの容量

① 入出力点数：シーケンサの制御規模（容量）は、接続する操作器具や表示器具などの入出力器具の点数で表すことができる。制御システムで使用する点数と、シーケンサの最大点数はあまりかけ離れていないほうがよい。また、仕様変更・追加、将来の増設などを考慮して余裕を持たせたものとする。

② ユーザ用メモリ容量：制御内容が複雑なほど、データ処理が多いほど、メモリ容量は大きいものが必要になる。また、仕様変更・追加、将来の増設なども考慮してメモリ容量を選択する。

##### (b) シーケンサの機能

① 処理スピードは速いほうがよい。

② 命令の種類としては、必要な命令があることが第一である。また、使いやすいほうがよい。

③ 特殊機能としては、各種入出力器具と接続できる機能や、通信機能など、必要に応じ高度なほうがよい。

### (c) シーケンサの適用条件

- ① **使用温度、湿度、耐震条件、ノイズなど**：シーケンサは、高温多湿、振動、電磁ノイズなど、過酷な環境で使用できるような構成としているが、もともとコンピュータと同じで半導体を使用しているため、高温の場所は誤動作を起こす可能性もあり、避けるべきである。湿度に対しては、冬の暖房時の急冷などでの結露は禁物である。また、衝撃、振動などを加えたり、電磁ノイズの環境で使用したり、ごみや粉じんの多い場所での使用も避けるべきである。
- ② **PCの大きさ・重量**：使い勝手がよいのはパネル取付け形で、小規模～中規模のシーケンサに適用され、ユーザの制御盤に搭載して使用できる。大規模のものは、自立形で専用盤の形態をとることが多い。

### (d) シリーズ化

将来的に、シーケンサをほかの用途にも使用する場合には、その用途に応じたシーケンサをシリーズの中から選定し、シーケンサ間のリンクなどが可能なようにするべきである。したがって、小規模から大規模までシリーズが充実しているほうがよい。

### (e) ネットワーク化

トータル生産システムなどの構築のためには、シーケンサ間をつなぐなど、ネットワーク化が必要になる。このネットワークにのせる情報としては、制御対象の運転・停止などの状態や動作指示を行うオン・オフ信号などのビット情報と、加工寸法や生産量などの数値データ情報の2種類がある。ネットワークには、次のような階層がある。

- ① **コンピュータとシーケンサのネットワーク**：生産ラインなどを統括管理する上位コンピュータとシーケンサを接続するもので、国際規格になっているイーサネット（Ethernet）を適用する場合が多い。
- ② **シーケンサとシーケンサのネットワーク**：制御対象である各種機器を制御するシーケンサを接続するもので、上流の加工を行う機械の情報を下流の機械の制御を行うシーケンサに連絡するなどして、連絡をとりあうためのものである。

### (f) 保守・サービス

- ① 外部配線の取外し、ユニットの交換が容易な機種を選定する。
- ② 技術資料や取扱い説明書などの技術サポート体制、シーケンサの故障に対するメンテナンス体制、部品の在庫や修理体制のアフタサービスなどの充実したメーカーを選定する。

## 5-7 シーケンサの基本命令

### (a) LD、LDI、OUT、END 命令

LD 命令は、常時はオフである a 接点を母線に接続させる命令である。LDI 命令は、常時はオンである b 接点を母線に接続させる命令である。LD、LDI などの接点命令は、入力リレー X、出力リレー Y、タイマ T、カウンタ C、補助リレー M、ステートメント S などの接点に対して用いられ、要素番号を伴う命令である。

OUT 命令は、出力命令の用語であるが、OUT などのコイル駆動命令は、入力リレー X、ステートメント S などの要素に用いられ、要素番号を伴う命令である。END 命令は、プログラムの終了を表す命令である。シーケンサでは、END 命令のところまで出力処理をする。



	LD命令	LDI命令																								
回路の表示																										
各命令を使った回路																										
プログラム	<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LD</td> <td>X001</td> </tr> <tr> <td>1</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>2</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LD	X001	1	OUT	Y001	2	END		<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LDI</td> <td>X001</td> </tr> <tr> <td>1</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>2</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LDI	X001	1	OUT	Y001	2	END	
ステップ	命令	アドレス																								
0	LD	X001																								
1	OUT	Y001																								
2	END																									
ステップ	命令	アドレス																								
0	LDI	X001																								
1	OUT	Y001																								
2	END																									
各要素の動作																										

図 16 LD・LDI 命令

(b) AND、ANI 命令

AND 命令は、a 接点をほかの接点と直列に接続する命令である。ANI 命令は、b 接点をほかの接点と直列に接続する命令である。

	AND命令	ANI命令																														
回路の表示																																
各命令を使った回路																																
プログラム	<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LD</td> <td>X001</td> </tr> <tr> <td>1</td> <td>AND</td> <td>X002</td> </tr> <tr> <td>2</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>3</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LD	X001	1	AND	X002	2	OUT	Y001	3	END		<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LD</td> <td>X001</td> </tr> <tr> <td>1</td> <td>ANI</td> <td>X002</td> </tr> <tr> <td>2</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>3</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LD	X001	1	ANI	X002	2	OUT	Y001	3	END	
ステップ	命令	アドレス																														
0	LD	X001																														
1	AND	X002																														
2	OUT	Y001																														
3	END																															
ステップ	命令	アドレス																														
0	LD	X001																														
1	ANI	X002																														
2	OUT	Y001																														
3	END																															
各要素の動作																																

図 17 AND・ANI 命令

(c) OR、ORI 命令

OR 命令は、a 接点をほかの接点と並列に接続する命令である。ORI 命令は、b 接点をほかの接点と並列に接続する命令である。

(d) ANB、ORB 命令

ANB 命令は、回路ブロック間を直列に接続する場合に用いる命令である。ORB 命令は、回路ブロック間を並列に接続する場合に用いる命令である。ANB 命令と ORB 命令は、接続命令であり、要素番号は伴わないので単独に用いられる命令である。接続する両方の回路ブロックをプログラムした後に、ANB 命令や ORB 命令をプログラムするようになる。



	OR命令	ORI命令																														
回路の表示																																
各命令を使った回路																																
プログラム	<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LD</td> <td>X001</td> </tr> <tr> <td>1</td> <td>OR</td> <td>X002</td> </tr> <tr> <td>2</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>3</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LD	X001	1	OR	X002	2	OUT	Y001	3	END		<table border="1"> <thead> <tr> <th>ステップ</th> <th>命令</th> <th>アドレス</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>LD</td> <td>X001</td> </tr> <tr> <td>1</td> <td>ORI</td> <td>X002</td> </tr> <tr> <td>2</td> <td>OUT</td> <td>Y001</td> </tr> <tr> <td>3</td> <td>END</td> <td></td> </tr> </tbody> </table>	ステップ	命令	アドレス	0	LD	X001	1	ORI	X002	2	OUT	Y001	3	END	
ステップ	命令	アドレス																														
0	LD	X001																														
1	OR	X002																														
2	OUT	Y001																														
3	END																															
ステップ	命令	アドレス																														
0	LD	X001																														
1	ORI	X002																														
2	OUT	Y001																														
3	END																															
各要素の動作																																

図 18 OR・ORI 命令

(e) PLS 命令

PLS 命令は、補助リレーM や出力リレーY に対し有効な命令で、駆動入力がおフからオンに変化したとき、すなわち立上がり時に一瞬（1 演算周期）だけ動作するものである。

(f) PLF 命令

PLF 命令は、PLS 命令と同じように補助リレーM や出力リレーY に対し有効な命令であり、駆動入力がおンからオフに変化したとき、すなわち立下り時に一瞬（1 演算周期）だけ動作するものである。

(g) SET、RST 命令

SET、RST 命令は、補助リレーM や、出力リレーY、ステートメント S に対し用いられる命令で、一度 SET 命令で動作させると、RST 命令が入るまで動作を継続する働きをする。

(h) MPS、MRD、MPP 命令

MPS、MRD、MPP 命令は、分岐多重出力回路のプログラムを行うために便利な命令である。すなわち、共通の直列接点を介して複数の出力回路を駆動するような回路のプログラムに用いられる。MPS で一度演算の途中結果を記憶したものを扱い、MRD でその内容を読み込み次の演算をする。MRD は読み込みだけであるが、MRD の代わりに MPP を使うと読み込みと共にリセットも行う。

引用文献：「絵ときでわかるシーケンサ制御」 オーム社

参考文献：「やさしいリレーとシーケンサ」 オーム社